

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PAT-NO: JP406337743A

DOCUMENT-IDENTIFIER: JP 06337743 A

TITLE: INPUT DEVICE

PUBN-DATE: December 6, 1994

INVENTOR-INFORMATION:

NAME

SHINODA, HIROSHI

ASSIGNEE-INFORMATION:

NAME

PENTEL KK

COUNTRY

N/A

APPL-NO: JP05151202

APPL-DATE: May 28, 1993

INT-CL (IPC): G06F003/00, G06F015/16

ABSTRACT:

PURPOSE: To reduce the power consumption of the input device.

CONSTITUTION: This input device has a main CPU 1 which controls the basic constitution of a computer and a sub-CPU 2 which is controlled by the main CPU 1 and places the main CPU 1 in a sleep state while the sub-CPU 2 operates. In an operation wait state, the main CPU 1 is placed in the sleep and the sub-CPU 2 operates to reduce the power consumption to nearly 1/5. However, a data communication is fast transfer rate, there is the possibility of data

omission

if the main CPU 1 is in the sleep state, but the main CPU 1 can be left in the sleep state if the sub-CPU 2 can be put in charge of the data communication, thereby reducing the power consumption.

COPYRIGHT: (C)1994,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-337743

(43) 公開日 平成6年(1994)12月6日

(51) Int.Cl.⁴

G 0 6 F 3/00
15/16

識別記号

R

片内整理番号

E 7429-5L

F I

技術表示箇所

審査請求 未請求 請求項の数1 F D (全 3 頁)

(21) 出願番号 特願平5-151202

(22) 出願日 平成5年(1993)5月28日

(71) 出願人 000005511

べんてる株式会社

東京都中央区日本橋小網町7番2号

(72) 発明者 信田 宏

埼玉県草加市吉町4-1-8 べんてる株式会社草加工場内

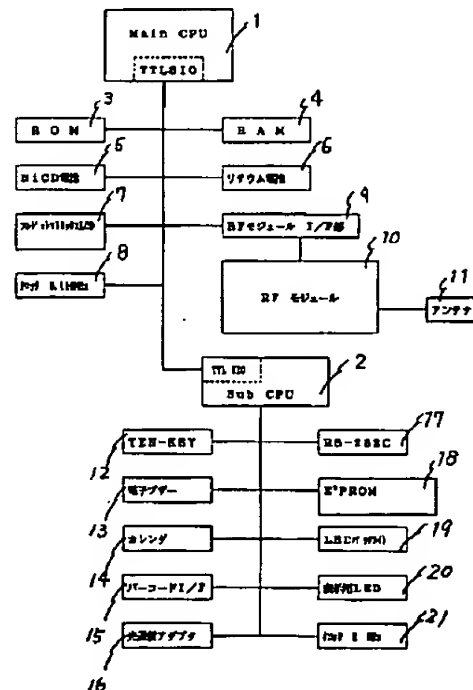
(54) 【発明の名称】 入力装置

(57) 【要約】

【目的】 入力装置の消費電力の削減。

【構成】 コンピュータの基本構成を制御するメインCPUと、該メインCPUにより制御されるサブCPUとを有し、前記メインCPUはサブCPUの動作時にメインCPUをスリープ状態にする入力装置。

【効果】 操作待ちの状態の時メインCPUをスリープ状態にし、サブCPUで対応すると消費電力が1/5程度に削減できた。データ通信は転送スピードが速いのでメインCPUがスリープ状態にあるとデータ抜けを起こす可能性があるが、サブCPUでデータ通信ができるとデータが来るまでは、メインCPUをスリープ状態にしておけるので消費電力の削減ができる



【特許請求の範囲】

【請求項1】 コンピュータの基本構成を制御するメインCPUと、該メインCPUにより制御されるサブCPUとを有し、前記メインCPUはサブCPUの動作時にメインCPUをスリープ状態にすることを特徴とする入力装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はハンディターミナルのキー入力待ち、バーコード入力待ち及び通信状態待ち状態時の消費電力削減に関するものである。

【0002】

【従来技術】 従来のハンディターミナルでは、通常情報入力待ちの状態が多く、CPUは動作不要のためCPUをスリープ状態にし消費電力の削減を図っていた。

【0003】

【発明が解決しようとする課題】 上述した従来のハンディターミナルのCPUのスリープ状態から動作状態に復帰するのに時間がかかり、外来ノイズによっても動作するので電池の消費電力が無駄になっていた。

【0004】

【課題を解決するための手段】 本発明は上述した従来の問題点に鑑みなされたもので、コンピュータの基本構成を制御するメインCPUと、該メインCPUにより制御されるサブCPUとを有し、前記メインCPUはサブCPUの動作時にメインCPUをスリープ状態にする入力装置を提案するものである。

【0005】

【作用】 本発明では、入力装置が入力待ちの状態の時、高速CPU（メインCPU）はスリープ状態で動作せず、低速CPU（サブCPU）だけを動作させて周辺I/Oからの要求を処理する。低速CPUは、スリープ状態ではないため周辺I/Oからの要求を即座に処理し、データ加工を施した後で高速CPUに確立したデータとして転送できるため消費電力の削減をする。

【0006】

【実施例】 以下本発明の詳細を添付図面を参照して説明する。図1は本発明の入力装置としてのハンディターミナルの電気的ブロック図である。メインCPU1には周辺機器との制御を行うサブCPU2が配置されている。メインCPU1は更に、コンピュータの基本を成すROM3、RAM4、ニッカド電池5、リチウム電池6、表示装置としてのLCD7、クロック発信器8、高周波モジュール10を制御する高周波モジュールインターフェース9とアンテナ11が配置されている。

【0007】サブCPU2には、テンキー12、電子ブ

ザー13、カレンダー14、バーコードインターフェース15、光通信アダプタ16、RS-232Cインターフェース17、E2PROM18、LED20等が接続されている。

【0008】始めに、操作者がテンキー12の何れかのキーを入力すると、サブCPU2がキーマトリックスのスクランをし、データを確立した後サブCPU2がメインCPU1を起動し、メインCPU1にデータを転送し、サブCPU2はスリープ状態に入る。データを受信したメインCPU1はアプリケーションプログラムに従い、データ処理を行い終了すると、サブCPU2を起動した後メインCPU1はスリープ状態に入る。メインCPU1とサブCPU2とは以上の動作を繰り返す。

【0009】

【発明の効果】以上説明したように本発明では、操作待ちの状態の時メインCPUをスリープ状態にし、サブCPUで対応すると消費電力が1/5程度に削減できた。データ通信は転送スピードが速いのでメインCPUがスリープ状態にあるとデータ抜けを起こす可能性があるが、サブCPUでデータ通信ができるとデータが来るまでは、メインCPUをスリープ状態にしておくので消費電力の削減ができる。

【図面の簡単な説明】

【図1】 本発明の電気的ブロック図

【符号の説明】

1	メインCPU
2	サブCPU
3	ROM
4	RAM
5	ニッカド電池
6	リチウム電池
7	フルドットマトリックスLCD
8	クロック発信器
9	高周波モジュールインターフェース
10	高周波モジュール
11	アンテナ
12	テンキー
13	電子ブザー
14	カレンダー
15	バーコードインターフェース
16	光通信アダプタ
17	RS-232Cインターフェース
18	E2PROM
19	LEDバックライト
20	表示用LED
21	クロック発信器

【図1】

